

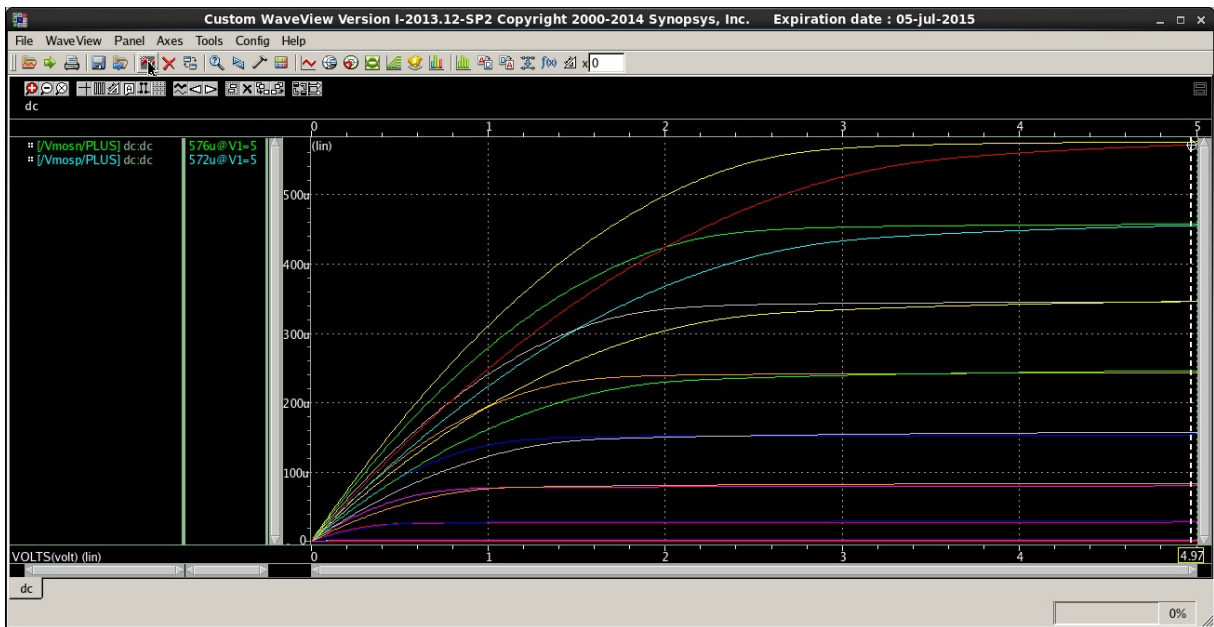
Amplificador de Bajo Ruido en VLSI  
Anexo 1: Caracterizaci3n de ruido en la tecnolog3a  
Pontificia Universidad Javeriana

Helio Angel Forero Mora

5 de Octubre de 2015

# Caracterización de polarización de la tecnología

Para tener parámetros de diseño y conocer los mejores y peores casos de polarización para el ruido, se caracteriza la tecnología a utilizar. Lo primero que se nota al realizar las simulaciones con MOSFETs de tamaño mínimo es que los MOSFET tipo P no poseen las mismas formas de onda de los MOSFET tipo N, como se puede observar en la figura 1, por sugerencia del director de trabajo de grado, se aumenta el L de ambos para lograr que las gráficas sean mas parecidas, ademas según lo investigado, aumentar el área disminuye el ruido. Se aumenta el área a 4 veces el L mínimo, es decir  $2.4 \mu\text{m}$ .



**Figura 1:** Gráfica con diferencias de corriente de MOSFET tipo N y tipo P.

Ahora para realizar la caracterización se realiza la conexión como se observa en el esquemático de la figura 2, debido a que L ahora es de  $2.4 \mu\text{m}$  se decide realizar las pruebas para los tamaños de 60, 64, 68, 72, 76 y  $80 \mu\text{m}$ . Según el datasheet de la tecnología es posible encontrar el análogo de los tamaños en tipo P y debido a esto se escogen los tamaños de 142.45, 161.7, 171.2, 180.7 y  $190.7 \mu\text{m}$ .

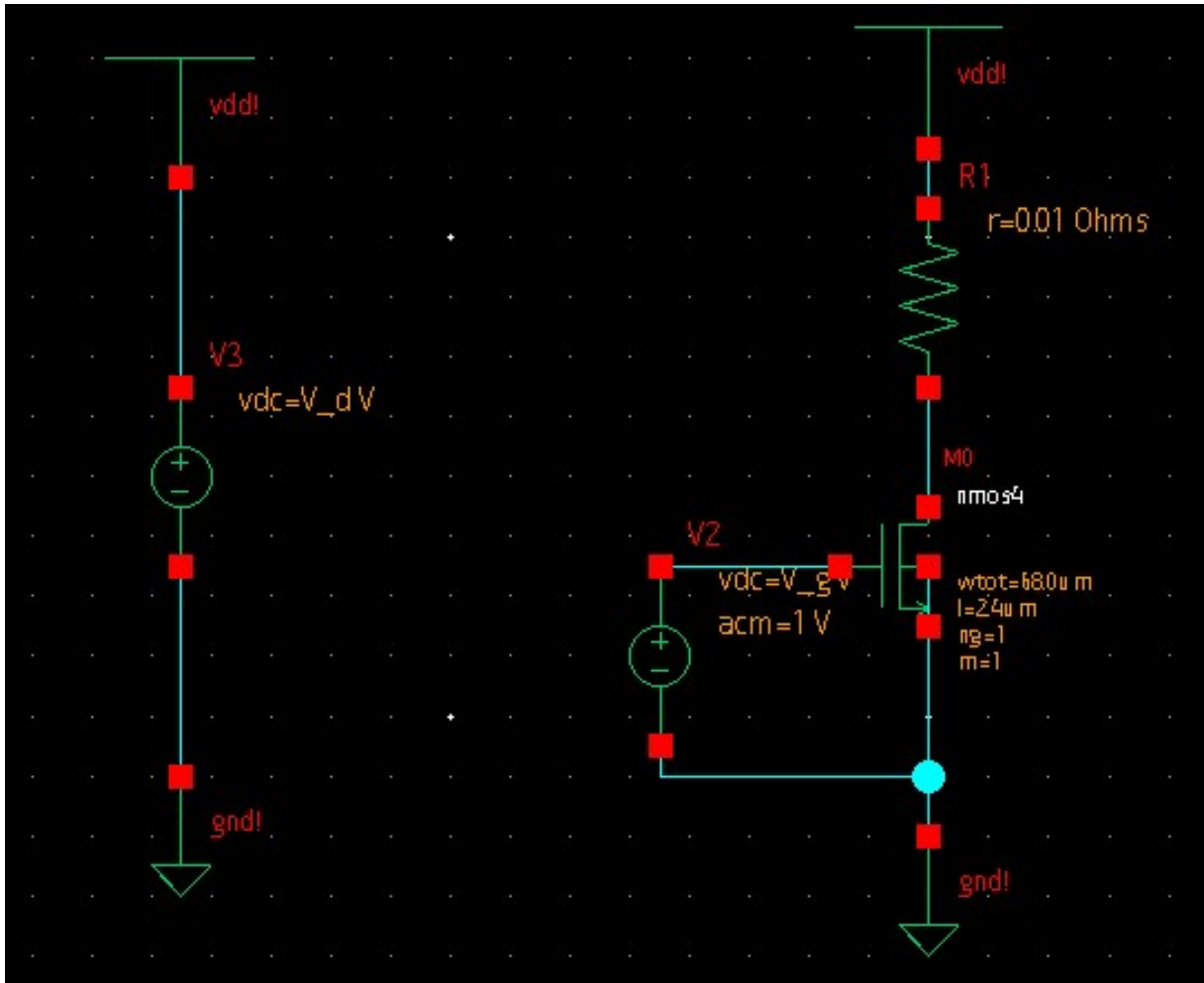
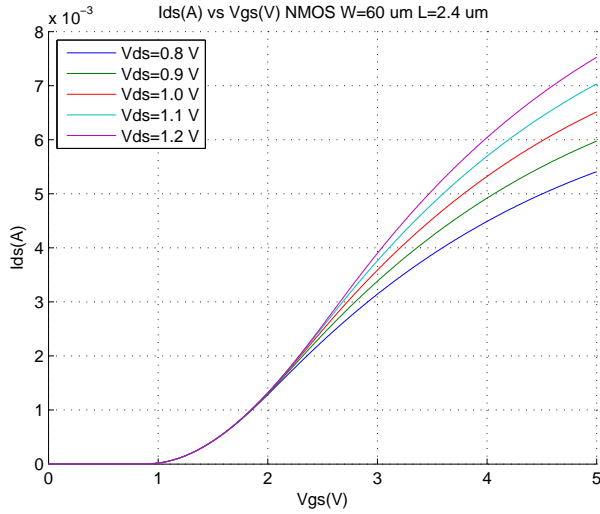
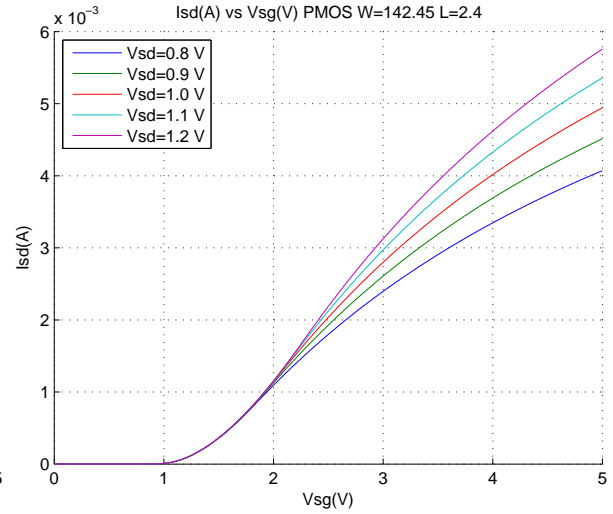


Figura 2: Esquemático usado para la caracterización.

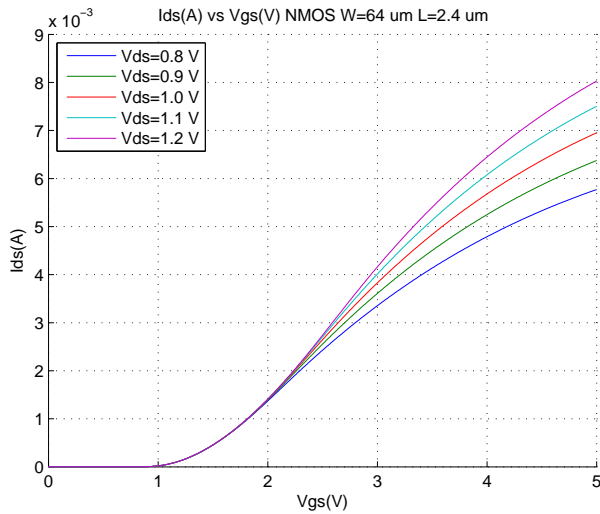
Para tomar todos los valores de voltajes y corrientes se realiza un sweep paramétrico al tiempo que un sweep dc. El sweep paramétrico realiza varias netlist cambiando el valor de un parámetro, mientras el sweep dc cambia el valor de una fuente dc del circuito. Se decide realizar el sweep paramétrico con los valores de voltaje de Drain, entre 0.5 y 4.8 V, en pasos de 0.1 V y el sweep dc en la fuente que controla el voltaje de gate, entre 0 y 5 V, en pasos de 0.01 V. Los resultados mas relevantes de estas simulaciones se muestran en las figuras 3 a la 8, puesto que también se muestran con la el eje y logarítmico. Las figuras mostradas de este punto en adelante fueron graficadas usando Matlab<sup>®</sup>, las simulaciones fueron hechas con hspice en Custom Designer de la suite de Synopsys, los datos fueron exportados desde el visualizador de señales Custom Wave Viewer.



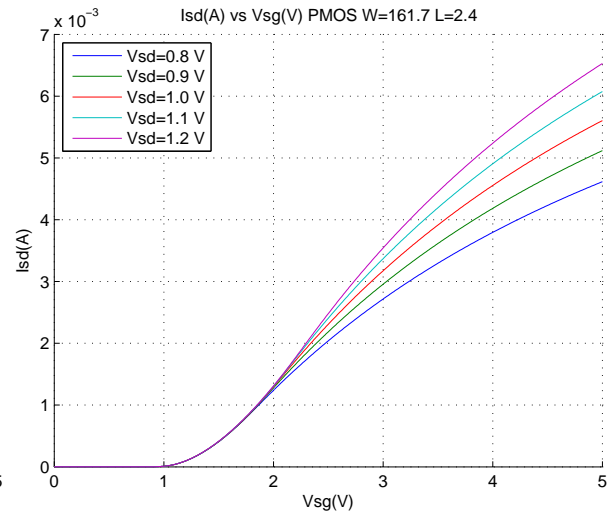
(a) Corriente contra voltaje de Gate-Source Nmos 60  $\mu\text{m}$ .



(b) Corriente contra voltaje de Gate-Source Pmos 142.45  $\mu\text{m}$ .

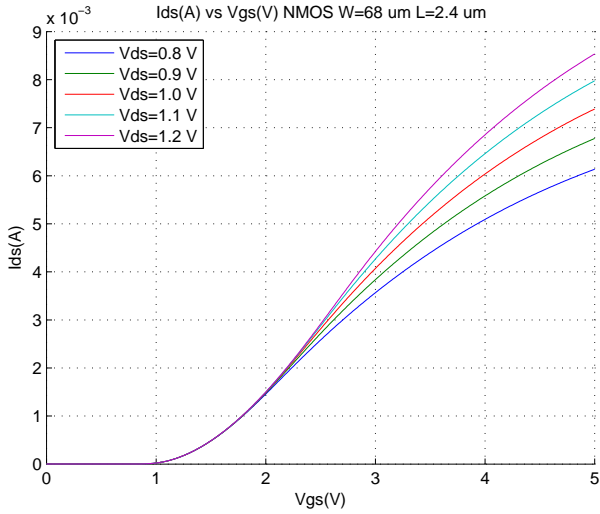


(c) Corriente contra voltaje de Gate-Source Nmos 64  $\mu\text{m}$ .

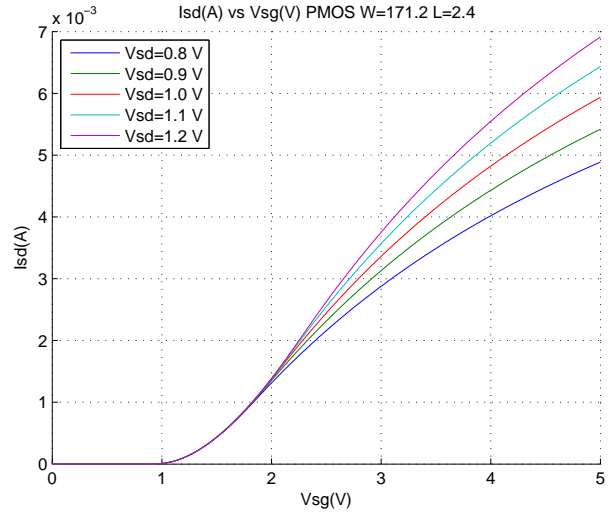


(d) Corriente contra voltaje de Gate-Source Pmos 142.45  $\mu\text{m}$ .

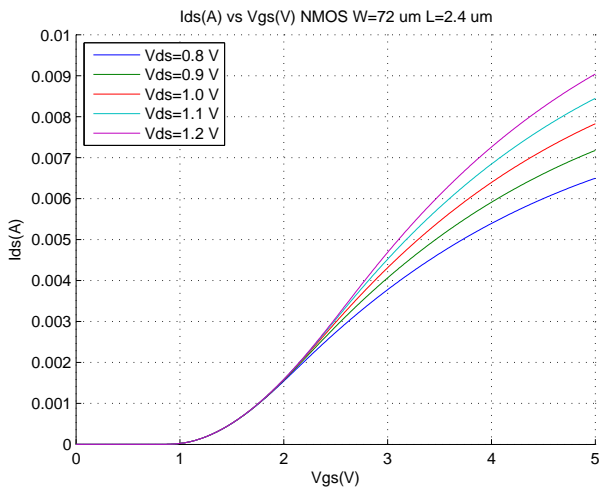
**Figura 3:** Gráficas corriente contra voltaje de gate.



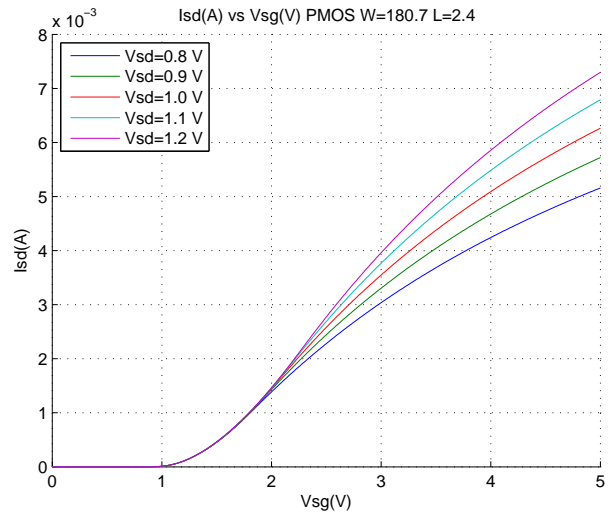
(a) Corriente contra voltaje de Gate-Source Nmos 68  $\mu\text{m}$ .



(b) Corriente contra voltaje de Gate-Source Pmos 142.45  $\mu\text{m}$ .

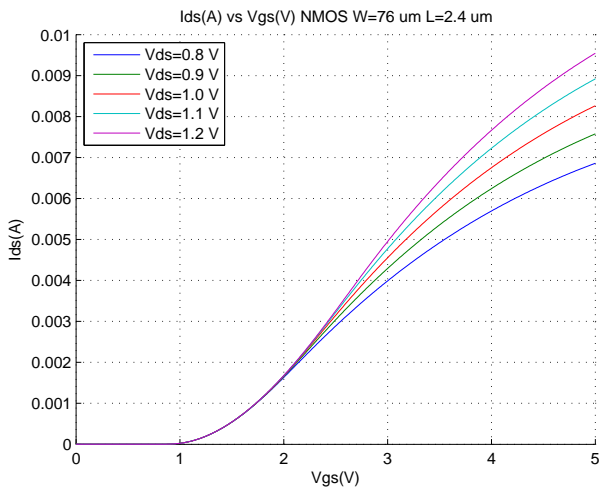


(c) Corriente contra voltaje de Gate-Source Nmos 72  $\mu\text{m}$ .

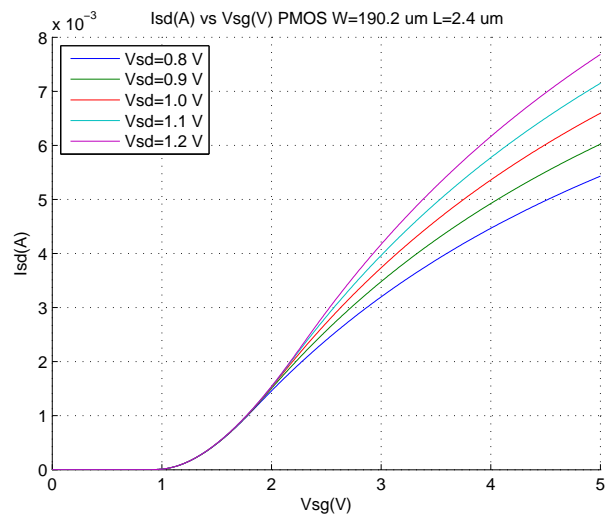


(d) Corriente contra voltaje de Gate-Source Pmos 180.7  $\mu\text{m}$ .

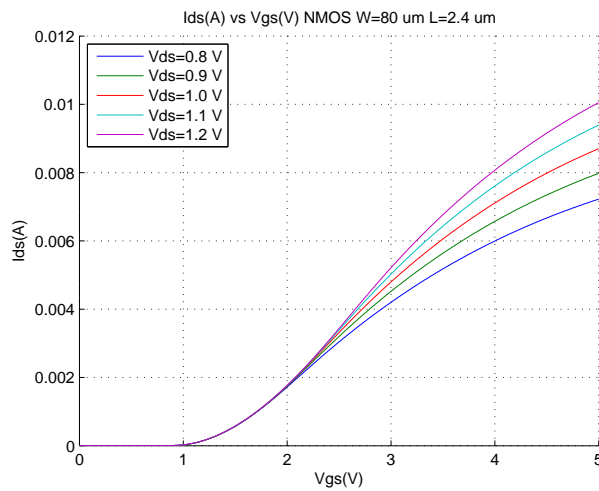
**Figura 4:** Gráficas corriente contra voltaje de Gate continuación.



(a) Corriente contra voltaje de Gate-Source Nmos 76  $\mu\text{m}$ .

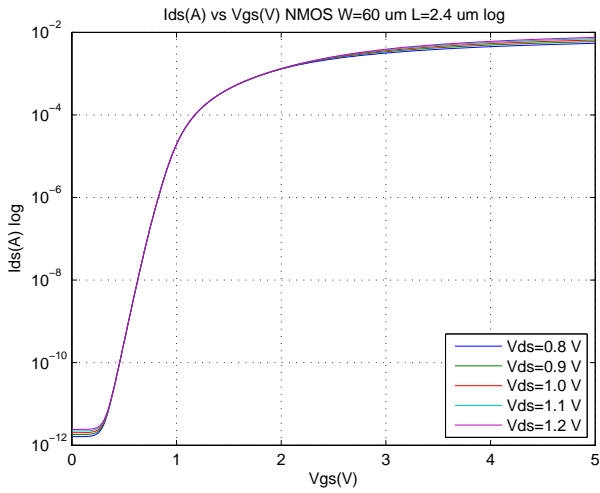


(b) Corriente contra voltaje de Gate-Source Pmos 190.7  $\mu\text{m}$ .

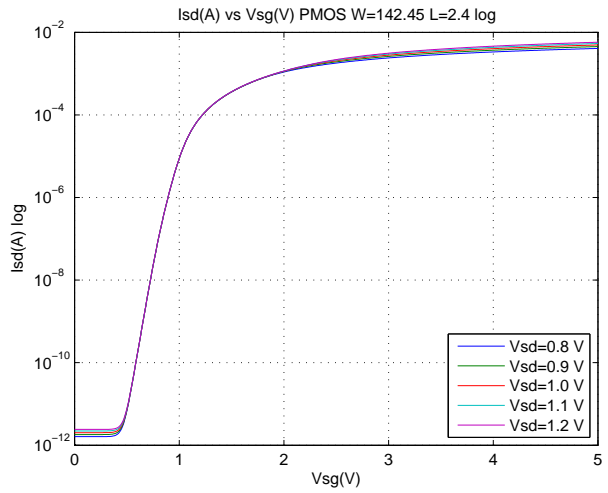


(c) Corriente contra voltaje de Gate-Source Nmos 80  $\mu\text{m}$ .

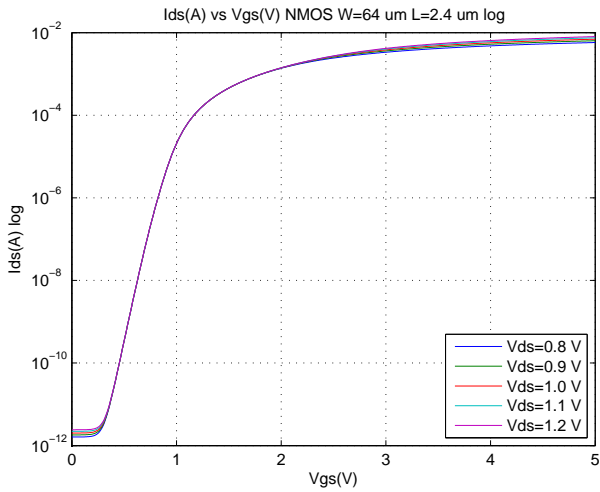
Figura 5: Gráficas corriente contra voltaje de Gate continuación.



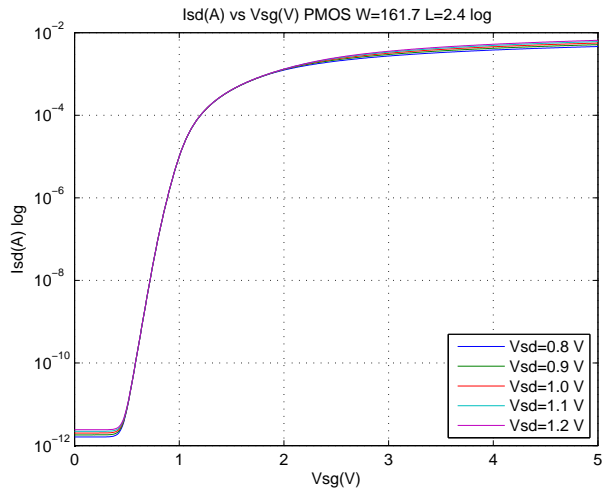
(a) Corriente contra voltaje de Gate-Source Nmos 60  $\mu\text{m}$  Log.



(b) Corriente contra voltaje de Gate-Source Pmos 142.45  $\mu\text{m}$ .



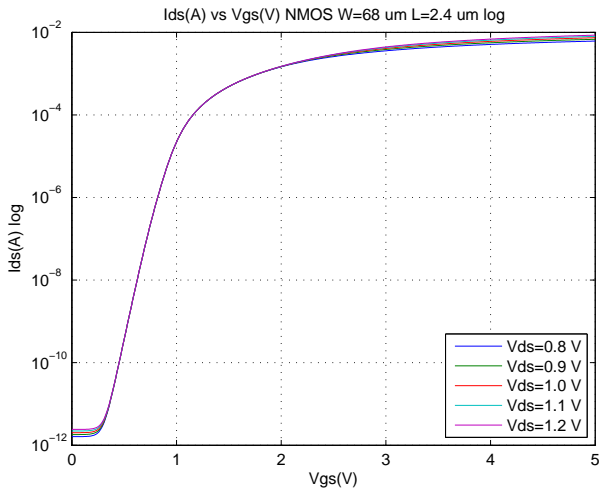
(c) Corriente contra voltaje de Gate-Source Nmos 64  $\mu\text{m}$ .



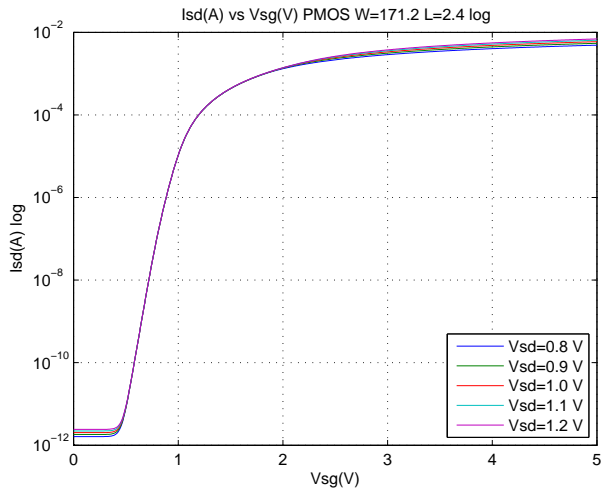
(d) Corriente contra voltaje de Gate-Source Pmos 142.45  $\mu\text{m}$ .

**Figura 6:** Gráficas corriente contra voltaje de gate.

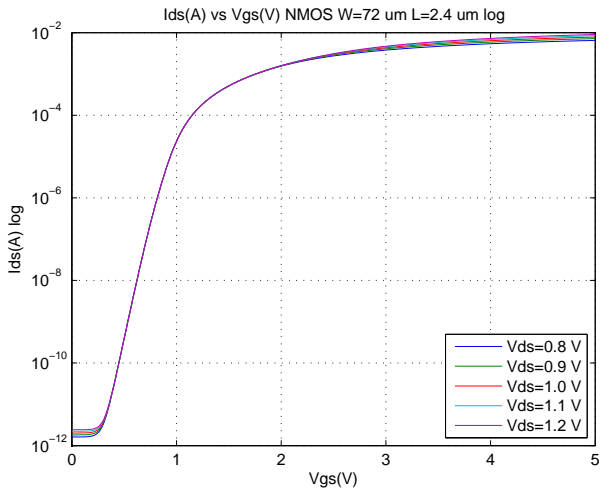




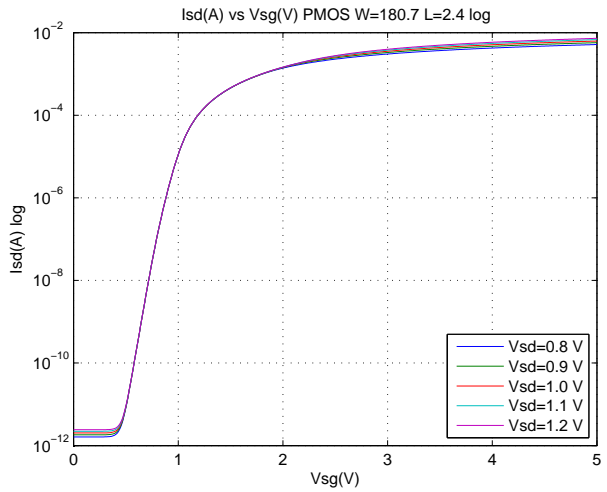
(a) Corriente contra voltaje de Gate-Source Nmos 68  $\mu\text{m}$  Log.



(b) Corriente contra voltaje de Gate-Source Pmos 142.45  $\mu\text{m}$  Log.

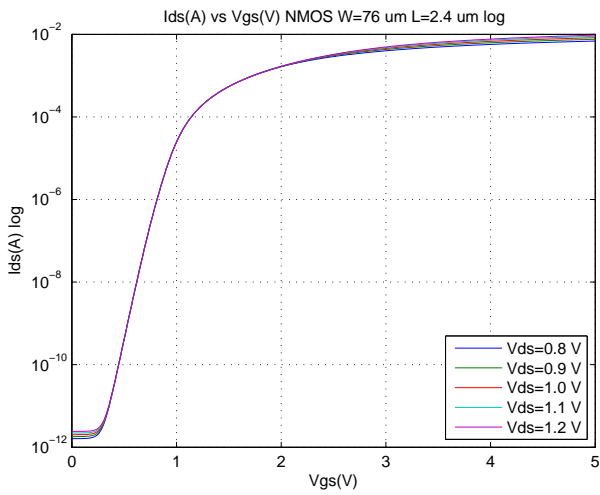


(c) Corriente contra voltaje de Gate-Source Nmos 72  $\mu\text{m}$  Log.

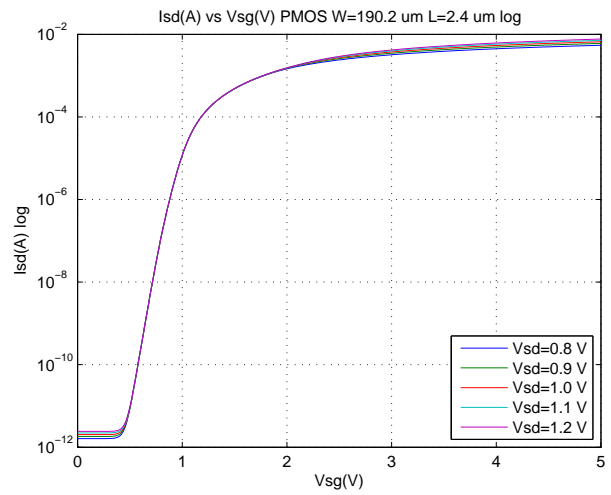


(d) Corriente contra voltaje de Gate-Source Pmos 180.7  $\mu\text{m}$  Log.

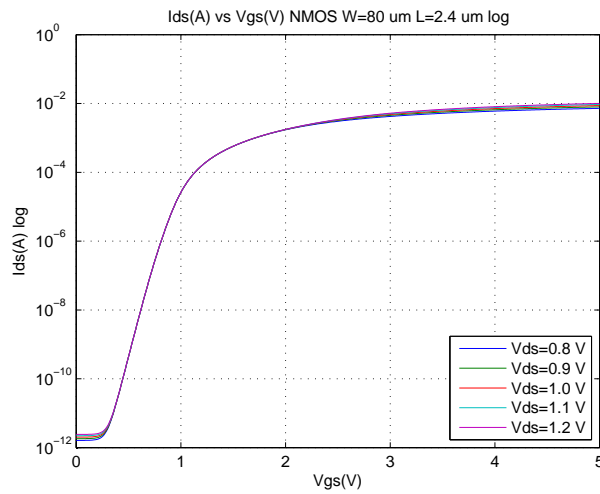
**Figura 7:** Gráficas corriente contra voltaje de Gate continuación.



(a) Corriente contra voltaje de Gate-Source Nmos 76  $\mu\text{m}$  Log.



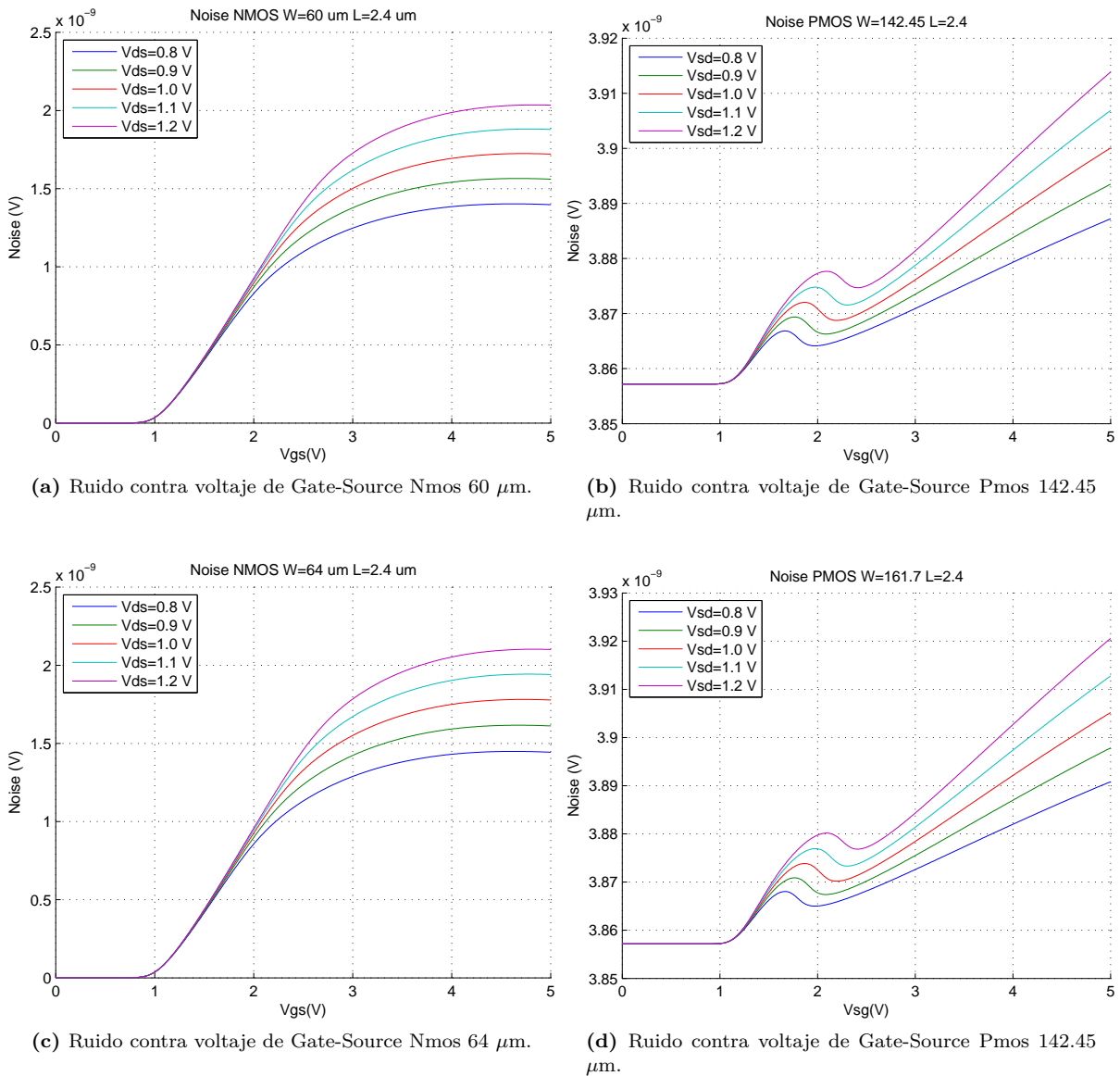
(b) Corriente contra voltaje de Gate-Source Pmos 190.7  $\mu\text{m}$  Log.



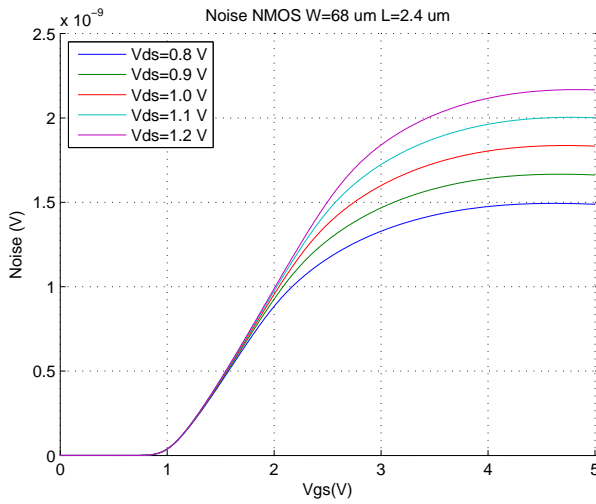
(c) Corriente contra voltaje de Gate-Source Nmos 80  $\mu\text{m}$  Log.

**Figura 8:** Gráficas corriente contra voltaje de Gate continuación.

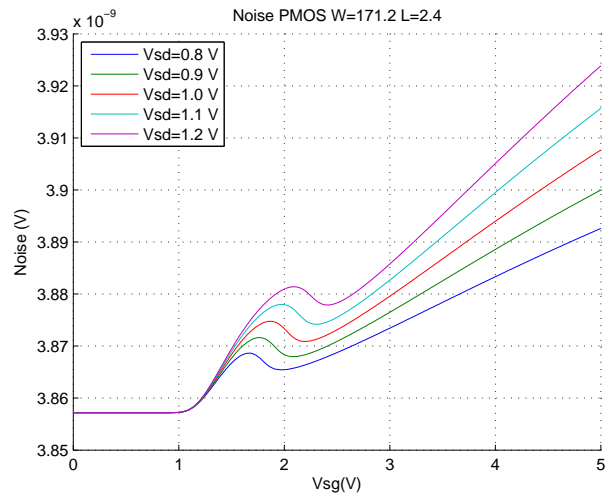
Ahora se caracterizan estos mismos transistores con respecto a el ruido, variando el voltaje de gate, entre 0 y 5 V, en saltos de 0.01 V. Se toma el valor de la integral, para cada punto de voltaje de Gate, entre 1m y 300 Hz. Como es necesario calcular esta integral en cada voltaje, el sweep paramétrico se hace en el voltaje de Gate. esta simulacion se hace para 0.8, 0.9, 1.0, 1.1 y 1.2 V de voltaje de Drain y los resultados se muestran en las figuras 9, 10 y 11. Infortunadamente los datos de la integral en frecuencia tuvieron que ser exportados como la integral acumulativa, pues no hubo otro método de adquirirlos. Para los cálculos se tomo solo el ultimo valor del arreglo exportado, que equivale a la integral en el rango deseado.



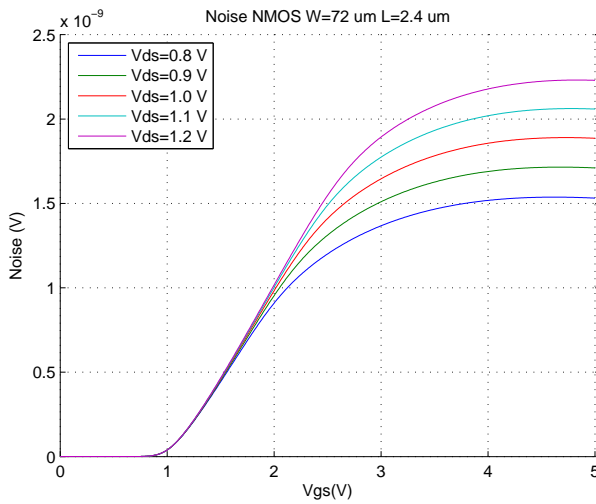
**Figura 9:** Gráficas Ruido contra voltaje de gate.



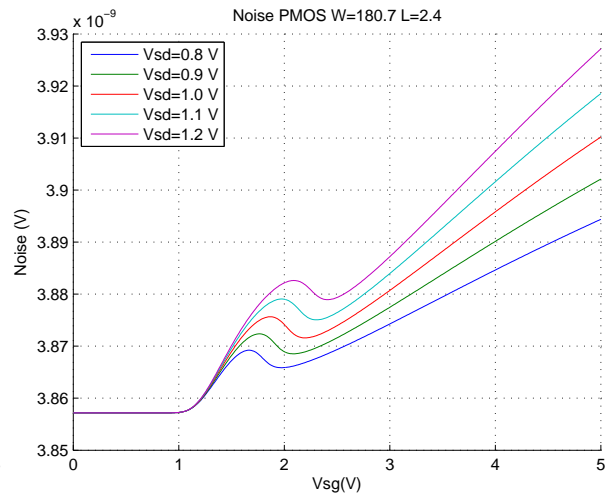
(a) Ruido contra voltaje de Gate-Source Nmos 68  $\mu\text{m}$ .



(b) Ruido contra voltaje de Gate-Source Pmos 142.45  $\mu\text{m}$ .

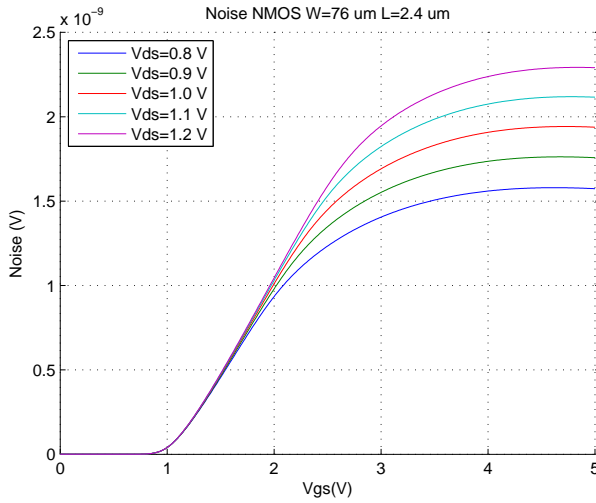


(c) Ruido contra voltaje de Gate-Source Nmos 72  $\mu\text{m}$ .

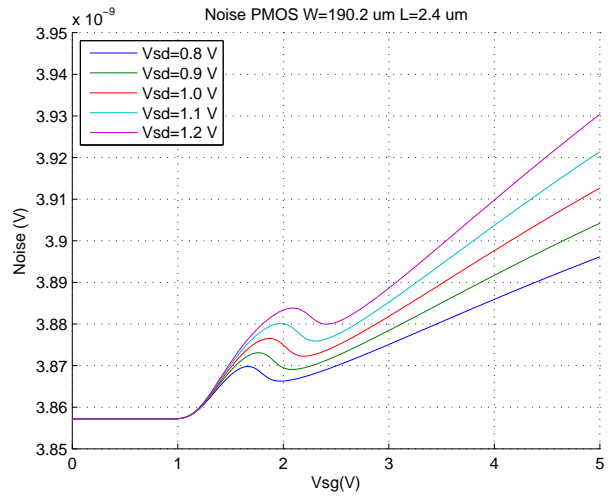


(d) Ruido contra voltaje de Gate-Source Pmos 180.7  $\mu\text{m}$ .

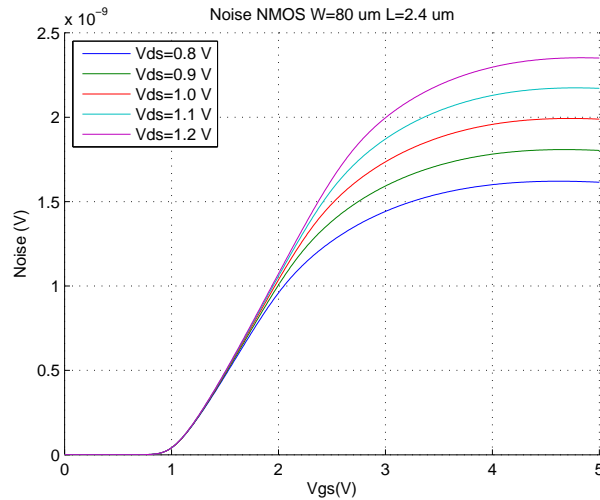
**Figura 10:** Gráficas Ruido contra voltaje de Gate continuación.



(a) Ruido contra voltaje de Gate-Source Nmos  $76 \mu\text{m}$ .



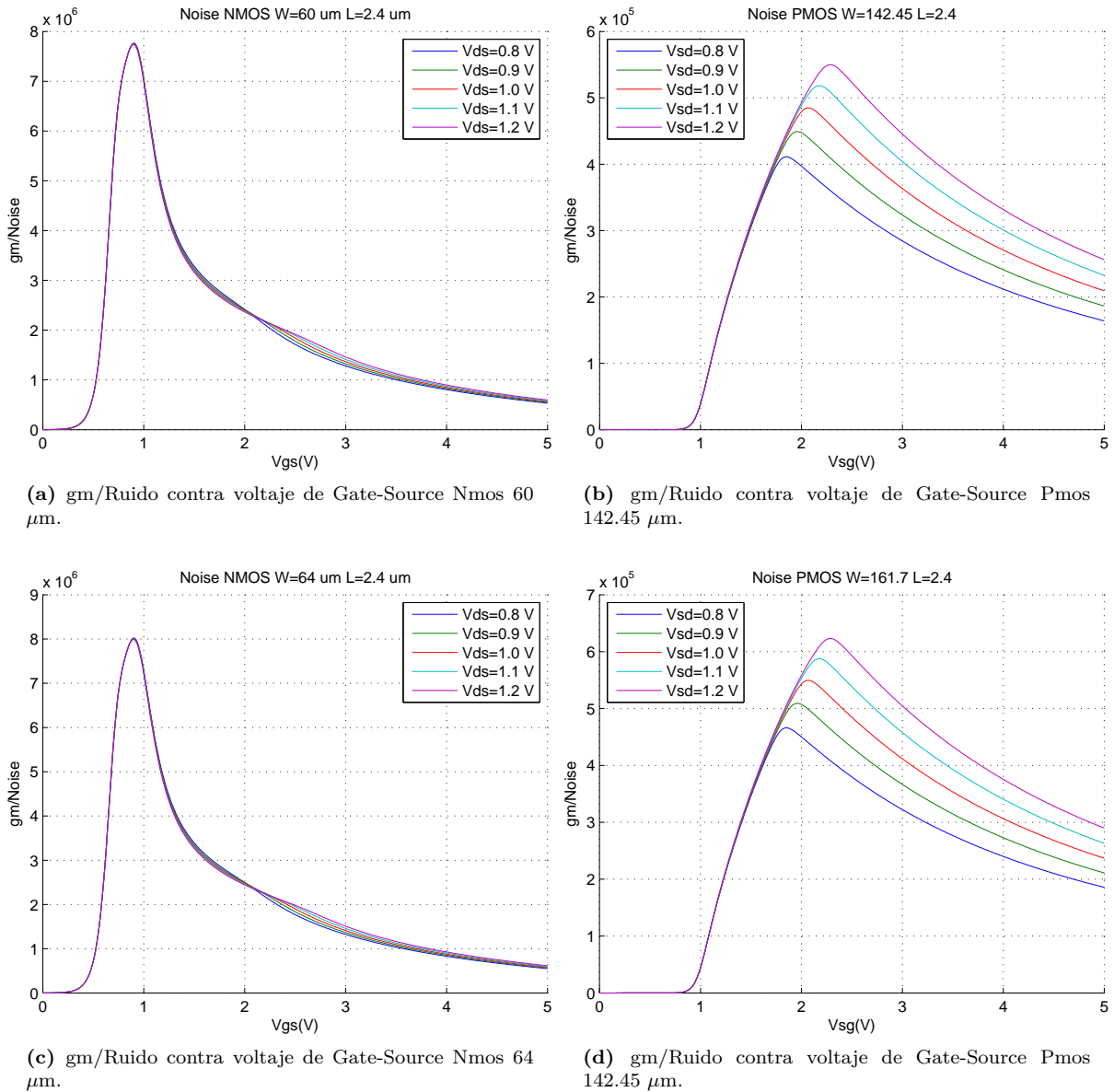
(b) Ruido contra voltaje de Gate-Source Pmos  $190.7 \mu\text{m}$ .



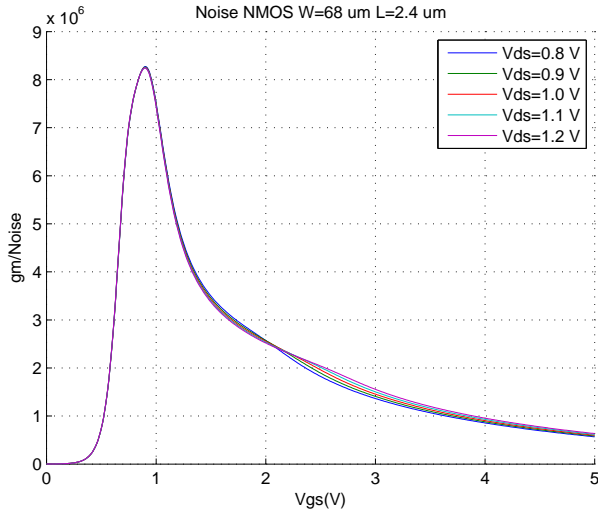
(c) Ruido contra voltaje de Gate-Source Nmos  $80 \mu\text{m}$ .

Figura 11: Gráficas Ruido contra voltaje de Gate continuación.

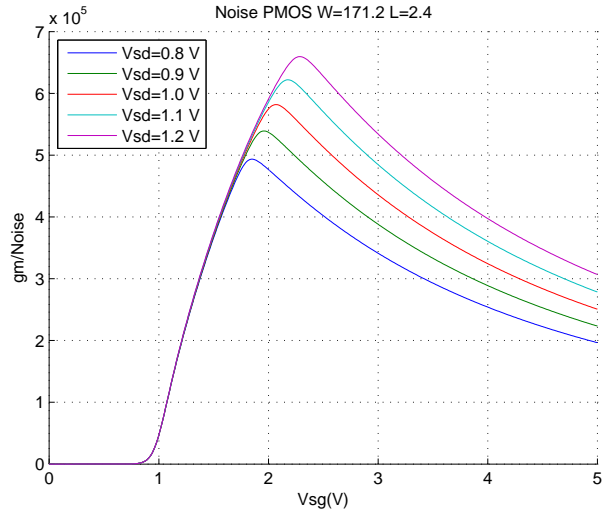
Finalmente, como se debe mejorar la relación señal a ruido el amplificador, nos interesa la razón entre la transconductancia (Calculada como la derivada de la corriente respecto al voltaje de Gate) sobre el ruido integrado entre 1m y 300 Hz. Los resultados de este proceso se muestran en las figuras 12 a 17, en este caso son mas figuras, porque se incluyo la vista logarítmica.



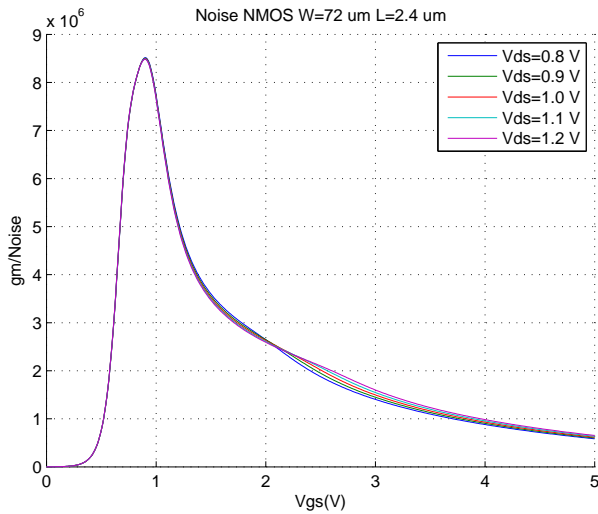
**Figura 12:** Gráficas gm/Ruido contra voltaje de gate.



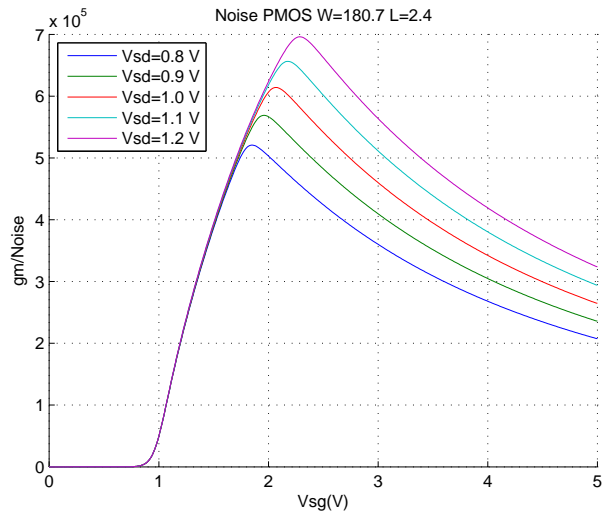
(a)  $gm/Ruido$  contra voltaje de Gate-Source Nmos  $68 \mu m$ .



(b)  $gm/Ruido$  contra voltaje de Gate-Source Pmos  $142.45 \mu m$ .

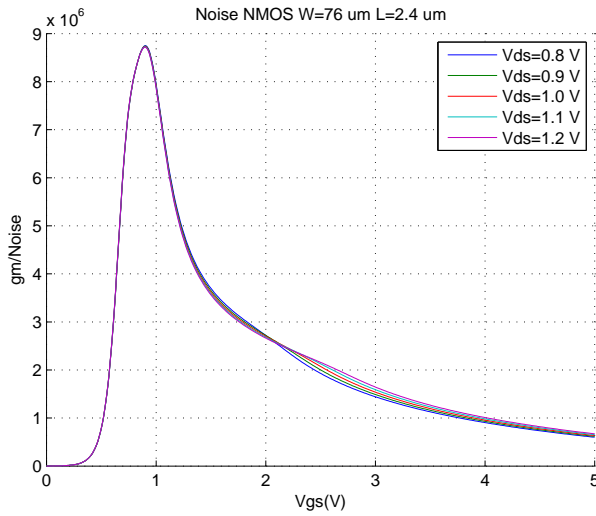


(c)  $gm/Ruido$  contra voltaje de Gate-Source Nmos  $72 \mu m$ .

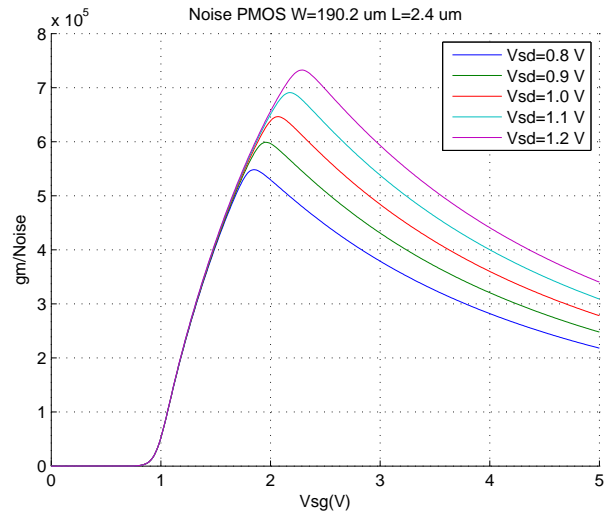


(d)  $gm/Ruido$  contra voltaje de Gate-Source Pmos  $180.7 \mu m$ .

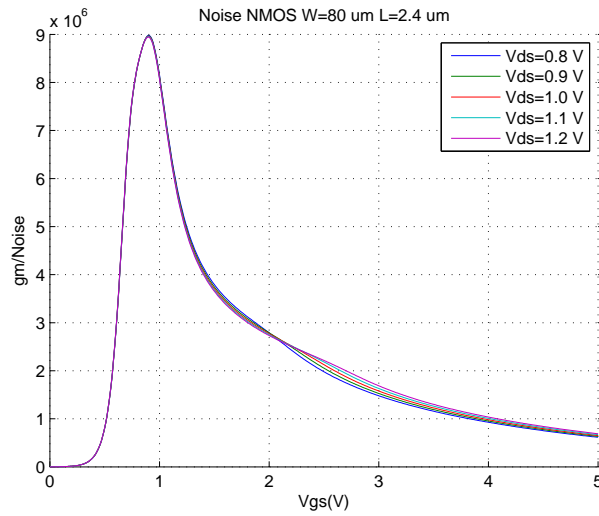
**Figura 13:** Gráficas  $gm/Ruido$  contra voltaje de Gate continuación.



(a) gm/Ruido contra voltaje de Gate-Source Nmos 76  $\mu\text{m}$ .



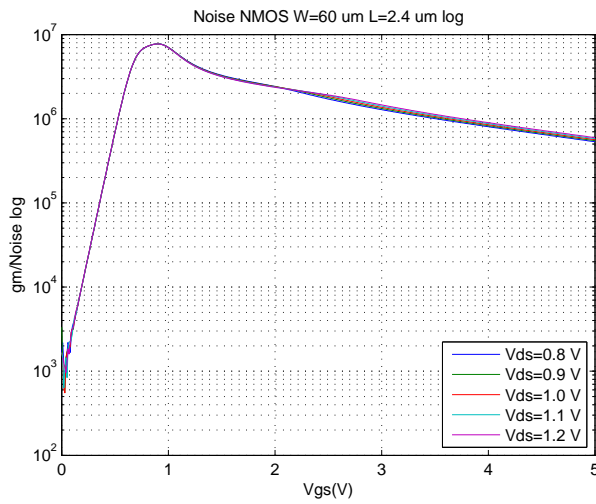
(b) gm/Ruido contra voltaje de Gate-Source Pmos 190.7  $\mu\text{m}$ .



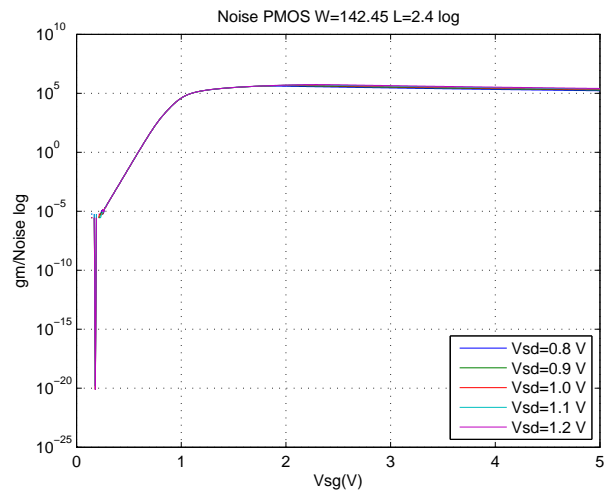
(c) gm/Ruido contra voltaje de Gate-Source Nmos 80  $\mu\text{m}$ .

**Figura 14:** Gráficas gm/Ruido contra voltaje de Gate continuación.

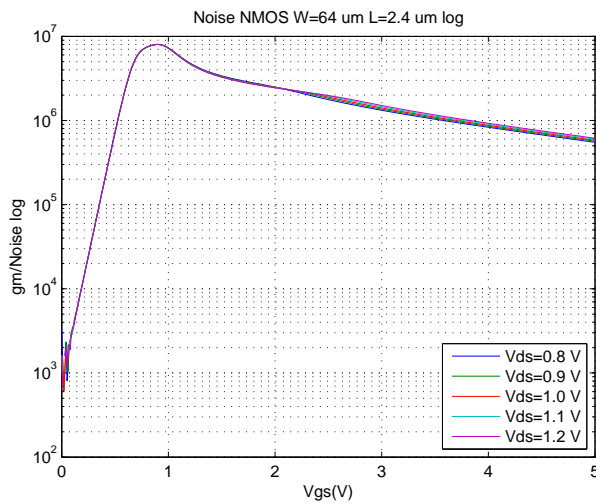




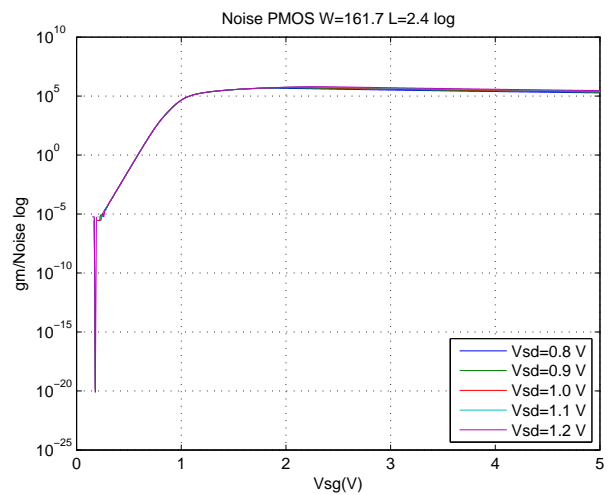
(a) gm/Ruido contra voltaje de Gate-Source Nmos 60  $\mu\text{m}$  Log.



(b) gm/Ruido contra voltaje de Gate-Source Pmos 142.45  $\mu\text{m}$  Log.

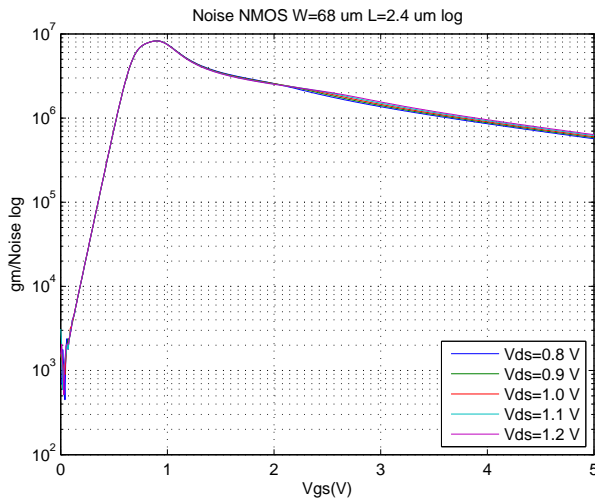


(c) gm/Ruido contra voltaje de Gate-Source Nmos 64  $\mu\text{m}$  Log.

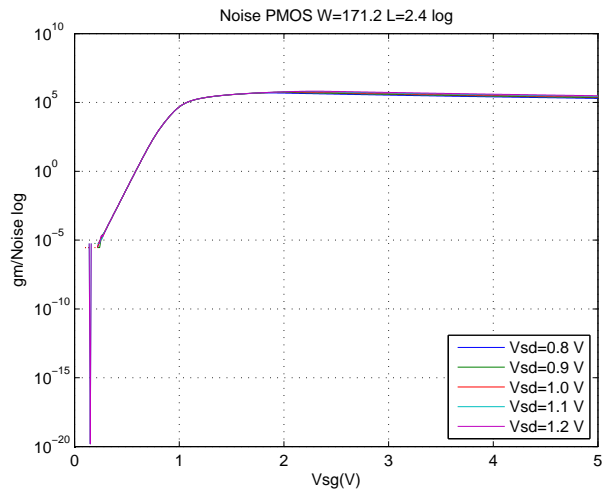


(d) gm/Ruido contra voltaje de Gate-Source Pmos 142.45  $\mu\text{m}$  Log.

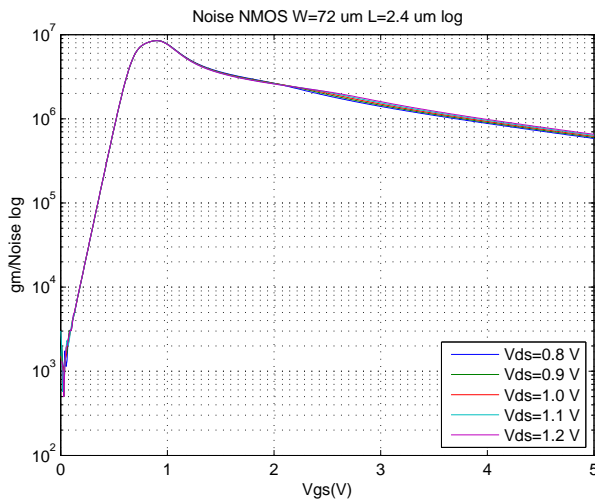
**Figura 15:** Gráficas gm/Ruido contra voltaje de gate Log.



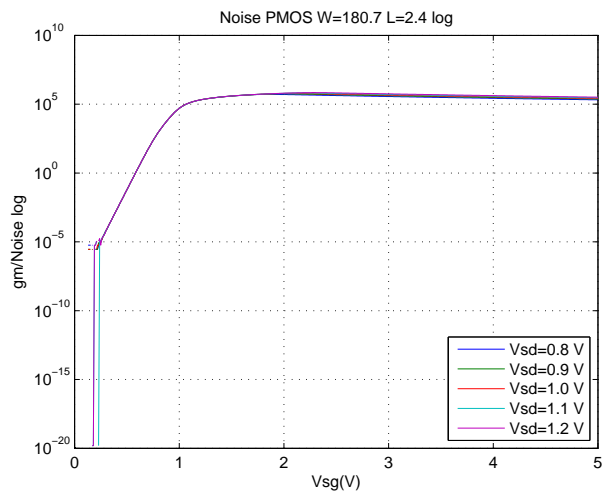
(a) gm/Ruido contra voltaje de Gate-Source Nmos 68  $\mu\text{m}$  Log.



(b) gm/Ruido contra voltaje de Gate-Source Pmos 142.45  $\mu\text{m}$  Log.

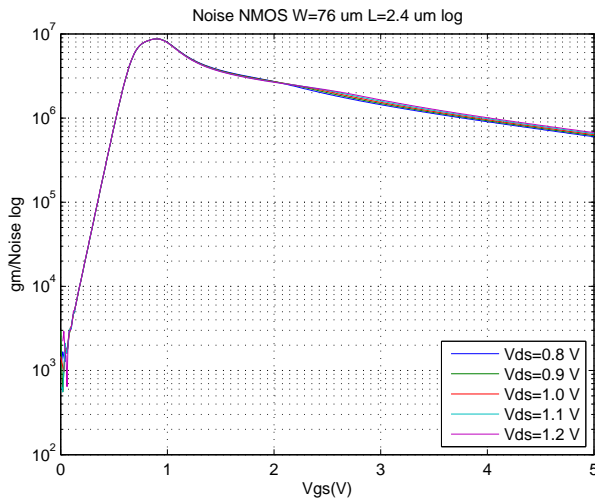


(c) gm/Ruido contra voltaje de Gate-Source Nmos 72  $\mu\text{m}$  Log.

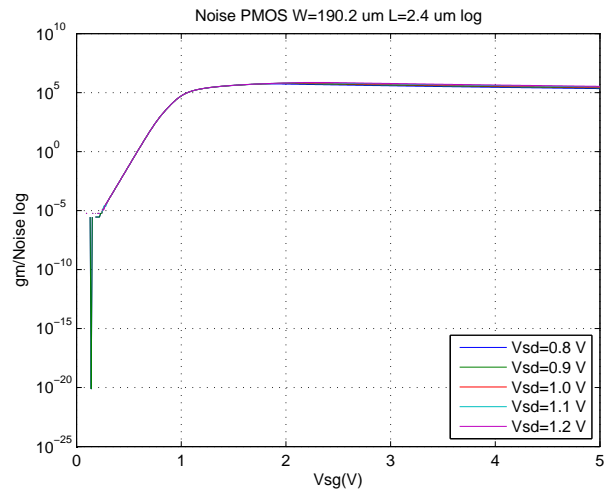


(d) gm/Ruido contra voltaje de Gate-Source Pmos 180.7  $\mu\text{m}$  Log.

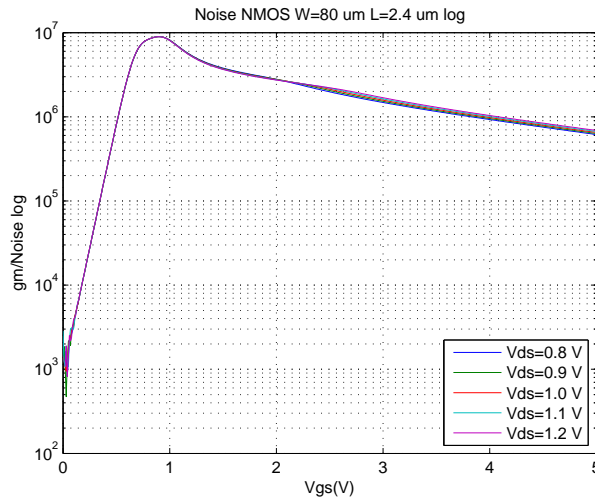
**Figura 16:** Gráficas gm/Ruido contra voltaje de Gate Log continuación.



(a) gm/Ruido contra voltaje de Gate-Source Nmos 76  $\mu\text{m}$  Log.



(b) gm/Ruido contra voltaje de Gate-Source Pmos 190.7  $\mu\text{m}$  Log.



(c) gm/Ruido contra voltaje de Gate-Source Nmos 80  $\mu\text{m}$  Log.

**Figura 17:** Gráficas gm/Ruido contra voltaje de Gate Log continuación.